

平成 25 年度 他機関から採用となった准教授
(講師) への研究推進のための助成 採択者

〔研究者〕	
(顔写真)	氏名 原 祐子 (はら ゆうこ) 所属 大学院理工学研究科 通信情報工学専攻 職名 准教授
〔タイトル〕	
高位合成におけるコントローラとデータパス回路の同時最適化	
〔研究の概要〕	
<p>組込みシステムの大規模複雑化に伴い、Cなどの動作記述プログラムから回路設計する高位合成技術(図1)が普及しつつある。しかし、高位合成により設計される回路は、回路面積や性能(クロック周波数)で未だ改善の余地が大きい。高位合成を用いた回路設計では、一般的に、高位合成で設計したデータパス回路に対して、後続の論理合成で制御回路を設計する。このような独立した設計では、データパス回路を以下に最適に高位合成できても、制御回路と合わせた際にデータパス・制御回路をまたぐクリティカルパス長(図2)が長くなり、クロック周波数を十分上げることができない。組込みシステムの複雑化に伴い、この問題は益々深刻になっている。本研究では、制御回路の複雑さを考慮したデータパス回路の設計を行う新たな高位合成技術を確立し、制御構造が複雑な組込みシステムにおけるデータパス・制御回路の体系的な最適設計を狙う。</p>	
図 1 : 組込みシステムの設計フロー	図 2 : 制御回路とデータパス回路をまたぐクリティカルパス

【オリジナリティ】

本研究では、制御回路を単純化するデータパス回路設計という、これまでの高位合成技術の逆転の発想に基づいているという点でオリジナリティを有する。更に、データパス回路と制御回路を同時に最適設計する、これまでにない新たな高位合成技術を確立する。これにより、回路全体の面積削減やクロック周波数の向上を効果的に行うことができる。

【期待される成果】

高位合成の段階で制御回路の複雑さを考慮する、更には、制御回路を単純化することで、回路全体の面積および性能（クロック周波数）の改善を効果的に行える。特にデータパス・制御回路をまたぐクリティカルパス長の大きな改善が見込まれ、クロック周波数の向上という高位合成の主課題の解決に貢献できる。